

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-247848

(43)Date of publication of application : 30.08.2002

(51)Int.Cl.

H02M 3/28

(21)Application number : 2001-045299

(71)Applicant : TDK CORP

(22)Date of filing : 21.02.2001

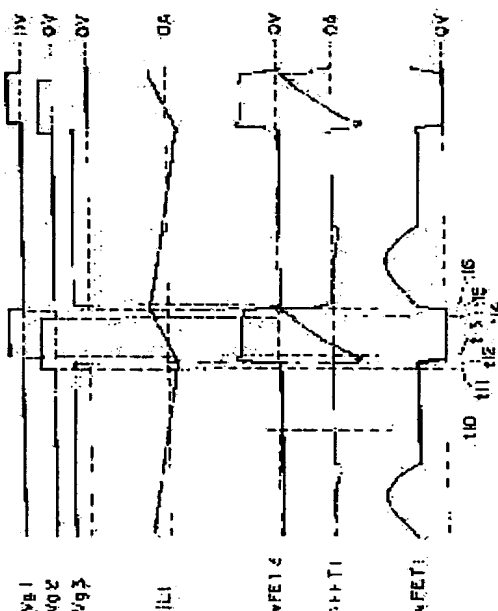
(72)Inventor : HATTA SHOJI  
SHIMIZU KATSUHIKO  
WATANABE MASATO

## (54) SWITCHING POWER SUPPLY UNIT AND DRIVING METHOD THEREFOR

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a switching power supply unit and a driving method therefor wherein the production of flyback voltage is effectively prevented without increase in a number of elements.

**SOLUTION:** The switching power supply unit is provided with a switch circuit that includes a first transistor 3 and converts direct-current input into alternating currents; a transformer 2 for transforming the voltage of the alternating currents; an output rectifying portion 7 that includes a second transistor 5 connected in series with the transformer 2, and a third transistor 6 connected in parallel with the transformer 2 and rectifies the output of the transformer 2; and a control circuit 11 for controlling turn-on and -off of the first through third transistors 3, 5, and 6. The control circuit 11 turns on the second transistor 5 before turning off the third transistor 6 and turning on the first transistor 3.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開 2002-247848

(P 2002-247848A)

(43) 公開日 平成14年8月30日 (2002. 8. 30)

(51) Int. Cl.<sup>7</sup>

H02M 3/28

識別記号

F I

H02M 3/28

テーマコード\* (参考)

H 5H730

F

S

審査請求 未請求 請求項の数 5

O L

(全 7 頁)

(21) 出願番号 特願2001-45299 (P2001-45299)

(22) 出願日 平成13年2月21日 (2001. 2. 21)

(71) 出願人 000003067

ティーディーケイ株式会社

東京都中央区日本橋1丁目13番1号

(72) 発明者 八田 昌治

東京都中央区日本橋一丁目13番1号 ティーディーケイ株式会社内

(72) 発明者 清水 克彦

東京都中央区日本橋一丁目13番1号 ティーディーケイ株式会社内

(74) 代理人 100078031

弁理士 大石 皓一 (外1名)

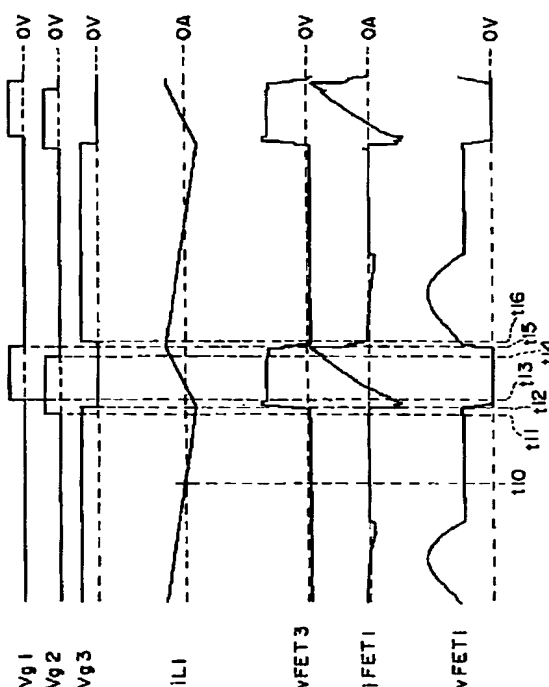
最終頁に続く

(54) 【発明の名称】 スイッチング電源装置及びその駆動方法

(57) 【要約】

【課題】 素子数を増大させることなくフライバック電圧の発生を効果的に防止することのできるスイッチング電源装置及びその駆動方法を提供する。

【解決手段】 第1のトランジスタ3を含み直流入力を交流に変換するスイッチ回路と、交流を変圧するトランス2と、トランス2に対して直列に接続された第2のトランジスタ5及びトランス2に対して並列に接続された第3のトランジスタ6を含みトランス2の出力を整流する出力整流部7と、第1乃至第3のトランジスタ3、5、6のオン/オフを制御する制御回路11とを備えており、制御回路11は第3のトランジスタ6をターンオフし第1のトランジスタ3をターンオンする際に、あらかじめ第2のトランジスタ5をターンオンさせる。



## 【特許請求の範囲】

【請求項 1】 少なくとも第 1 のスイッチ手段を含み直流入力を交流に変換するスイッチ回路と、前記交流を変圧する変圧器と、少なくとも前記変圧器に対して直列に接続された第 2 のスイッチ手段及び前記変圧器に対して並列に接続された第 3 のスイッチ手段を含み前記変圧器の出力を整流する出力整流部と、前記第 1 乃至第 3 のスイッチ手段のオン／オフを制御する制御手段とを備え、前記制御手段が、前記第 3 のスイッチ手段をターンオフし前記第 1 のスイッチ手段をターンオンする際に、あらかじめ前記第 2 のスイッチ手段をターンオンさせることを特徴とするスイッチング電源装置。

【請求項 2】 少なくとも第 1 のスイッチ手段を含み直流入力を交流に変換するスイッチ回路と、前記交流を変圧する変圧器と、少なくとも前記変圧器に対して直列に接続された第 2 のスイッチ手段及び前記変圧器に対して並列に接続された第 3 のスイッチ手段を含み前記変圧器の出力を整流する出力整流部と、少なくとも前記変圧器に対して直列に接続されたチョークコイル及び前記変圧器に対して並列に接続された平滑コンデンサを含み前記出力整流部の出力を平滑する出力平滑部と、前記第 1 乃至第 3 のスイッチ手段のオン／オフを制御する制御手段とを備え、前記制御手段が、前記チョークコイルからの反転電流が前記第 3 のスイッチ手段に流れている状態において前記第 2 のスイッチ手段をターンオンし、次いで、前記第 3 のスイッチ手段をターンオフさせることを特徴とするスイッチング電源装置。

【請求項 3】 前記制御回路が、電圧モード制御により前記第 1 乃至第 3 のスイッチ手段のオン／オフを制御することを特徴とする請求項 1 または 2 に記載のスイッチング電源装置。

【請求項 4】 少なくとも第 1 のスイッチ手段を含み直流入力を交流に変換するスイッチ回路と、前記交流を変圧する変圧器と、少なくとも前記変圧器に対して直列に接続された第 2 のスイッチ手段及び前記変圧器に対して並列に接続された第 3 のスイッチ手段を含み前記変圧器の出力を整流する出力整流部とを備えるスイッチング電源装置の駆動方法であって、前記第 2 のスイッチ手段をターンオンさせ、次に前記第 3 のスイッチ手段をターンオフさせ、次に前記第 1 のスイッチ手段をターンオンさせることを特徴とするスイッチング電源装置の駆動方法。

【請求項 5】 少なくとも第 1 のスイッチ手段を含み直流入力を交流に変換するスイッチ回路と、前記交流を変圧する変圧器と、少なくとも前記変圧器に対して直列に接続された第 2 のスイッチ手段及び前記変圧器に対して並列に接続された第 3 のスイッチ手段を含み前記変圧器の出力を整流する出力整流部と、少なくとも前記変圧器に対して直列に接続されたチョークコイル及び前記変圧器に対して並列に接続された平滑コンデンサを含み前記

出力整流部の出力を平滑する出力平滑部とを備えるスイッチング電源装置の駆動方法であって、前記チョークコイルからの反転電流を前記変圧器に流すことにより前記第 1 のスイッチ手段の両端間の電圧を低下させた後、前記第 1 のスイッチ手段をターンオンさせることを特徴とするスイッチング電源装置の駆動方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、スイッチング電源装置及びその駆動方法に関し、さらに詳細には、出力整流部にスイッチ素子を用いた同期整流型スイッチング電源装置及びその駆動方法に関する。

## 【0002】

【従来の技術】 従来より、スイッチング電源装置として、いわゆる DC/DC コンバータが知られている。代表的な DC/DC コンバータは、スイッチング回路を用いて直流入力を一旦交流に変換した後、トランスを用いてこれを変圧（昇圧または降圧）し、さらに、出力回路を用いてこれを直流に変換する装置であり、これによって入力電圧とは異なる電圧を持った直流出力を得ることができる。

【0003】 ここで、DC/DC コンバータに用いられる出力整流部にトランジスタ等のスイッチ素子が用いられ、入力側のスイッチング回路と同期制御されることがある。このような出力整流部を有する DC/DC コンバータは、一般に同期整流型スイッチング電源装置と呼ばれる。

【0004】 図 1 は、一般的な同期整流型スイッチング電源装置を示す回路図である。

【0005】 図 1 に示されるように、この種の同期整流型スイッチング電源装置は、直流入力電源 1 の正側端子に 1 次巻線が接続されたトランス 2 と、直流入力電源 1 の負側端子とトランス 2 の 1 次巻線との間に接続された第 1 のトランジスタ 3 と、直流入力電源 1 の両端間に接続された入力コンデンサ 4 と、第 2 のトランジスタ 5 及び第 3 のトランジスタ 6 からなりトランス 2 の 2 次巻線に現れる波形を整流する出力整流部 7 と、チョークコイル 8 及び平滑コンデンサ 9 からなり出力整流部 7 の出力を平滑する出力平滑部 10 と、出力電圧  $V_o$  に基づき制御信号 C を生成する制御回路 11 と、制御信号 C にそれぞれ所定の遅延を与えるタイミング調整器 12～14 と、タイミング調整器 12 の出力に基づいて第 1 のトランジスタ 3 のゲートに供給される第 1 のゲート信号  $V_{g1}$  を生成するバッファ 15 と、タイミング調整器 13 の出力に基づいて第 2 のトランジスタ 5 のゲートに供給される第 2 のゲート信号  $V_{g2}$  を生成するバッファ 16 と、タイミング調整器 14 の出力に基づいて第 3 のトランジスタ 6 のゲートに供給される第 3 のゲート信号  $V_{g3}$  を生成するインバータ 17 とを備える。出力平滑部 10 の出力は駆動すべき負荷 18 に接続されている。

【0006】図2は、上述した同期整流型スイッチング電源装置における従来の駆動方法を示すタイミングチャートである。

【0007】この種の同期整流型スイッチング電源装置においては、第1のトランジスタ3と第3のトランジスタ6とが交互にオン／オフを繰り返し、第1のトランジスタ3がオンしている期間において第2のトランジスタ5をオンさせるのが基本的な動作である。

【0008】図2に示されるように、従来の駆動方法においては、第1のトランジスタ3をオフからオンに変化させ、第3のトランジスタ6をオンからオフに変化させる際には、まず、第3のゲート信号 $V_{g3}$ をローレベルに変化させることによって第3のトランジスタ6をオフさせ（時刻 $t_0$ ）、次いで、第1のゲート信号 $V_{g1}$ をハイレベルに変化させることによって第1のトランジスタ3をオンさせ（時刻 $t_1$ ）、最後に、第2のゲート信号 $V_{g2}$ をハイレベルに変化させることによって第2のトランジスタ5をオンさせる（時刻 $t_2$ ）。一方、第1のトランジスタ3をオンからオフに変化させ、第3のトランジスタ6をオフからオンに変化させる際には、まず、第2のゲート信号 $V_{g2}$ をローレベルに変化させることによって第2のトランジスタ5をオフさせ（時刻 $t_3$ ）、次いで、第1のゲート信号 $V_{g1}$ をローレベルに変化させることによって第1のトランジスタ3をオフさせ（時刻 $t_4$ ）、最後に、第3のゲート信号 $V_{g3}$ をハイレベルに変化させることによって第3のトランジスタ6をオンさせる（時刻 $t_5$ ）。

【0009】すなわち、タイミング調整器12～14は、第1～第3のゲート信号 $V_{g1}$ ～ $V_{g3}$ が上述したタイミングとなるように、その遅延量が設定されている。タイミング調整器12～14の遅延量をこのように設定し、第1～第3のゲート信号 $V_{g1}$ ～ $V_{g3}$ を図2に示されるタイミングで変化させることにより、第1のトランジスタ3と第3のトランジスタ6が同時にオンして貫通電流が流れるのを防止することができる。

【0010】

【発明が解決しようとする課題】しかし、負荷18が軽く出力電流 $I_o$ が小さい場合、図2に示されるように、チョーク電流 $i_L$ は第1のトランジスタ3がオフしている期間（時刻 $t_5$ から次の時刻 $t_0$ まで）において反転することがある。この場合、かかる反転電流は、オン状態にある第3のトランジスタ6を介して流れることになるが、時刻 $t_0$ において第3のトランジスタ6がターンオフするとその流れは遮断され、図2に示されるように、第3のトランジスタ6両端間にフライバック電圧となって現れる。

【0011】かかるフライバック電圧は、チョークコイル8に蓄えられたエネルギーに依存し、条件によっては第3のトランジスタ6の耐電圧を超え、素子を破壊してしまう場合があり、これを防止するために、従来は第3

のトランジスタ6として耐圧が十分に高いトランジスタを用いる必要があった。

【0012】尚、フライバック電圧の発生を防止する方法として、特開平11-289760号公報には、反転電流の発生を検出又は予測することによって反転電流を抑制する技術が記載されている。

【0013】しかしながら、使用する素子の精度や温度特性等を考慮すると反転電流の発生を正確に検出することは困難であり、また、あらかじめ設定された値を用いて予測する場合においても、使用する素子の精度や温度特性等を考慮して十分なマージンを確保すれば、第2のトランジスタ5と第3のトランジスタ6の両方がオフしている期間（デッドタイム）が増加し、損失を増大させてしまうおそれがあった。また、反転電流の発生を検出又は予測するための回路が必要となり、素子数が増大するという問題も生じる。

【0014】したがって、本発明の目的は、素子数を増大させることなくフライバック電圧の発生を効果的に防止することのできるスイッチング電源装置及びその駆動方法を提供することである。

【0015】

【課題を解決するための手段】本発明のかかる目的は、少なくとも第1のスイッチ手段を含み直流入力を交流に変換するスイッチ回路と、前記交流を変圧する変圧器と、少なくとも前記変圧器に対して直列に接続された第2のスイッチ手段及び前記変圧器に対して並列に接続された第3のスイッチ手段を含み前記変圧器の出力を整流する出力整流部と、前記第1乃至第3のスイッチ手段のオン／オフを制御する制御手段とを備え、前記制御手段が、前記第3のスイッチ手段をターンオフし前記第1のスイッチ手段をターンオンする際に、あらかじめ前記第2のスイッチ手段をターンオンさせることを特徴とするスイッチング電源装置によって達成される。

【0016】本発明の前記目的はまた、少なくとも第1のスイッチ手段を含み直流入力を交流に変換するスイッチ回路と、前記交流を変圧する変圧器と、少なくとも前記変圧器に対して直列に接続された第2のスイッチ手段及び前記変圧器に対して並列に接続された第3のスイッチ手段を含み前記変圧器の出力を整流する出力整流部と、少なくとも前記変圧器に対して直列に接続されたチョークコイル及び前記変圧器に対して並列に接続された平滑コンデンサを含み前記出力整流部の出力を平滑する出力平滑部と、前記第1乃至第3のスイッチ手段のオン／オフを制御する制御手段とを備え、前記制御手段が、前記チョークコイルからの反転電流が前記第3のスイッチ手段に流れている状態において前記第2のスイッチ手段をターンオンし、次いで、前記第3のスイッチ手段をターンオフさせることを特徴とするスイッチング電源装置によって達成される。

【0017】本発明の好ましい実施態様においては、前

記制御回路が、電圧モード制御により前記第1乃至第3のスイッチ手段のオン／オフを制御するものである。

【0018】本発明の前記目的はまた、少なくとも第1のスイッチ手段を含み直流入力を交流に変換するスイッチ回路と、前記交流を変圧する変圧器と、少なくとも前記変圧器に対して直列に接続された第2のスイッチ手段及び前記変圧器に対して並列に接続された第3のスイッチ手段を含み前記変圧器の出力を整流する出力整流部とを備えるスイッチング電源装置の駆動方法であって、前記第2のスイッチ手段をターンオンさせ、次に前記第3のスイッチ手段をターンオフさせ、次に前記第1のスイッチ手段をターンオンさせることを特徴とするスイッチング電源装置の駆動方法によって達成される。

【0019】本発明の前記目的はまた、少なくとも第1のスイッチ手段を含み直流入力を交流に変換するスイッチ回路と、前記交流を変圧する変圧器と、少なくとも前記変圧器に対して直列に接続された第2のスイッチ手段及び前記変圧器に対して並列に接続された第3のスイッチ手段を含み前記変圧器の出力を整流する出力整流部と、少なくとも前記変圧器に対して直列に接続されたチョークコイル及び前記変圧器に対して並列に接続された平滑コンデンサを含み前記出力整流部の出力を平滑する出力平滑部とを備えるスイッチング電源装置の駆動方法であって、前記チョークコイルからの反転電流を前記変圧器に流すことにより前記第1のスイッチ手段の両端間の電圧を低下させた後、前記第1のスイッチ手段をターンオンさせることを特徴とするスイッチング電源装置の駆動方法によって達成される。

【0020】以上説明した本発明にかかるスイッチング電源装置及びその駆動方法によれば、第3のスイッチ素子間にフライバック電圧が発生しないので、素子の破壊を防止することができるとともに、第3のスイッチ手段として高耐圧のスイッチ手段を用いる必要がなくなる。さらに、第1のスイッチ手段がターンオンする際、その両端間の電圧が低下していることから、第1のスイッチ手段によるスイッチング損失を低減することができる。

【0021】

【発明の実施の形態】以下、添付図面を参照しながら、本発明の好ましい実施態様について詳細に説明する。

【0022】本実施態様にかかるスイッチング電源装置は、図1に示したスイッチング電源装置と同様の回路構成を備えている。したがって、具体的な構成は上述したとおりであり、重複する説明は省略する。但し、以下に詳述するように、タイミング調整器12～14が有する遅延特性が従来とは異なっている。

【0023】図3は、本実施態様にかかるスイッチング電源装置の駆動方法を示すタイミングチャートである。

【0024】図3に示されるように、本実施態様にかかるスイッチング電源装置の駆動方法においては、第1のトランジスタ3をオフからオンに変化させ、第3のトラ

ンジスタ6をオンからオフに変化させる際には、まず、第2のゲート信号 $V_g2$ をハイレベルに変化させることによって第2のトランジスタ5をオンさせ（時刻 $t11$ ）、次いで、第3のゲート信号 $V_g3$ をローレベルに変化させることによって第3のトランジスタ6をオフさせ（時刻 $t12$ ）、最後に、第1のゲート信号 $V_g1$ をハイレベルに変化させることによって第1のトランジスタ3をオンさせる（時刻 $t13$ ）。一方、第1のトランジスタ3をオンからオフに変化させ、第3のトランジスタ6をオフからオンに変化させる際には、まず、第2のゲート信号 $V_g2$ をローレベルに変化させることによって第2のトランジスタ5をオフさせ（時刻 $t14$ ）、次いで、第1のゲート信号 $V_g1$ をローレベルに変化させることによって第1のトランジスタ3をオフさせ（時刻 $t15$ ）、最後に、第3のゲート信号 $V_g3$ をハイレベルに変化させることによって第3のトランジスタ6をオンさせる（時刻 $t16$ ）。

【0025】すなわち、タイミング調整器12～14は、第1～第3のゲート信号 $V_g1$ ～ $V_g3$ が上述したタイミングとなるように、その遅延量が設定されている。

【0026】図4は、タイミング調整器12～14の内部構成を具体的に示す回路図である。

【0027】図4に示されるように、タイミング調整器12～14は、抵抗21及び22と、ダイオード23及び24と、コンデンサ25とを備える双方向の時定数回路であり、抵抗21及び22の抵抗値を適切な値に設定することによって、制御信号Cの立ち上がりエッジに対する遅延量と、制御信号Cの立ち下がりエッジに対する遅延量とをそれぞれ独立に設定することができる。

【0028】一方、制御信号Cは、制御回路11の内部において、出力電圧 $V_o$ とのこぎり状の基準波Sとの比較に基づいて生成される。

【0029】図5は、制御信号Cの生成方法を示すタイミング図である。

【0030】図5に示されるように、制御回路11へ供給された出力電圧 $V_o$ は、制御回路11の内部においてのこぎり状の基準波Sと比較され、これに応じて制御信号Cのデューティが決定される。このように、出力電圧 $V_o$ と基準波Sとの比較に基づいて制御信号Cのデューティを設定する方法は、一般に「電圧モード制御」と呼ばれる。

【0031】次に、図3を参照しながら、本実施態様にかかるスイッチング電源装置の各部分における電圧や電流の変化について、詳細に説明する。

【0032】まず、負荷18が軽く出力電流 $I_o$ が小さい場合、図3に示されるように、チョーク電流 $i_L$ は第1のトランジスタ3がオフしている期間（時刻 $t15$ から次の時刻 $t13$ まで）の所定のタイミング（時刻 $t10$ ）において反転する。この場合、かかる反転電流は、

オン状態にある第3のトランジスタ6を介して流れる。

【0033】次に、第3のトランジスタ6に反転電流が流れている状態で、第2のトランジスタ5がターンオンすると（時刻 $t_{11}$ ）、この時点では、トランス2は第3のトランジスタ6で短絡されているので、トランス2の2次巻線及び第2のトランジスタ5の経路には電流は流れず、反転電流は全て第3のトランジスタ6を経由して流れる。

【0034】このような状態において、第3のトランジスタ6がターンオフすると（時刻 $t_{12}$ ）、反転電流はトランス2の2次巻線及び第2のトランジスタ5からなる電流経路を経由して流れはじめる。このため、ターンオフした第3のトランジスタ6の両端間にはフライバック電圧は発生しない。このとき、トランス2の2次巻線に流れる電流は、トランス2の1次側にも伝送され、これにより、第1のトランジスタ3の寄生容量が放電される。

【0035】図6は、第1のトランジスタ3に含まれる寄生成分を示す等価回路図である。

【0036】図6に示されるように、第1のトランジスタ3は寄生容量26～28及び寄生ダイオード29を有しており、上述のように、第1のトランジスタ3がターンオフすると、充電状態にある寄生容量26及び27が放電されるとともに、寄生ダイオード29を介して電流が流れることになる。これにより、第1のトランジスタ3の両端間の電圧 $v_{FET1}$ は、図3に示されるように急速に低下し、実質的にゼロとなる。寄生容量26及び27及び寄生ダイオード29を流れる電流は、直流入力電源1へ回生される。

【0037】そして最後に第1のトランジスタ3がターンオンすることにより（時刻 $t_{13}$ ）、トランス2の1次巻線が励磁され、インダクタ電流 $i_L$ が増加しはじめる。このとき、上述のとおり、第1のトランジスタ3の両端間の電圧 $v_{FET1}$ は実質的にゼロとなっているので、ZVS（Zero Voltage Switching）の条件が満たされており、スイッチング損失は非常に小さい。一方、従来の駆動方法を示す図2を参照すれば、時刻 $t_1$ において第1のトランジスタ3がハードスイッチングしていることが確認できる。

【0038】このように、本実施態様によれば、第3のトランジスタ6にフライバック電圧が発生しないので、素子の破壊を防止することができるとともに、第3のトランジスタ6として高耐压のトランジスタを用いる必要がなくなる。さらに、第1のトランジスタ3がターンオンする際、ZVSの条件が実質的に満たされるので、第1のトランジスタ3によるスイッチング損失とスイッチングノイズを低減することができる。

【0039】本発明は、以上の実施態様に限定されることなく、特許請求の範囲に記載された発明の範囲内で種々の変更が可能であり、それらも本発明の範囲内に包含

されるものであることはいうまでもない。

【0040】例えば、上記実施態様においては、制御信号Cをタイミング調整器12～14に対して共通に供給し、これらタイミング調整器12～14が有する遅延特性を用いて図3に示した第1～第3のゲート信号 $V_{g1}$ ～ $V_{g3}$ の波形を得ているが、このようなタイミング調整器12～14を用いることなく、制御回路11によって図3に示した波形を有する第1～第3のゲート信号 $V_{g1}$ ～ $V_{g3}$ を直接生成しても構わない。

【0041】また、上記実施態様においては、出力電圧 $V_o$ とのこぎり状の基準波Sとを比較することによって制御信号Cを生成しているが、制御信号Cの生成方法としては特に限定されず、他の方法によってこれを生成しても構わない。

【0042】

【発明の効果】以上説明したように、本発明によれば、素子数を増大させることなくフライバック電圧の発生を効果的に防止することのできるスイッチング電源装置及びその駆動方法が提供される。

【図面の簡単な説明】

【図1】一般的な同期整流型スイッチング電源装置を示す回路図である。

【図2】同期整流型スイッチング電源装置における従来の駆動方法を示すタイミングチャートである。

【図3】本発明の好ましい実施態様にかかるスイッチング電源装置の駆動方法を示すタイミングチャートである。

【図4】タイミング調整器12～14の内部構成を具体的に示す回路図である。

【図5】制御信号Cの生成方法を示すタイミング図である。

【図6】第1のトランジスタ3に含まれる寄生成分を示す等価回路図である。

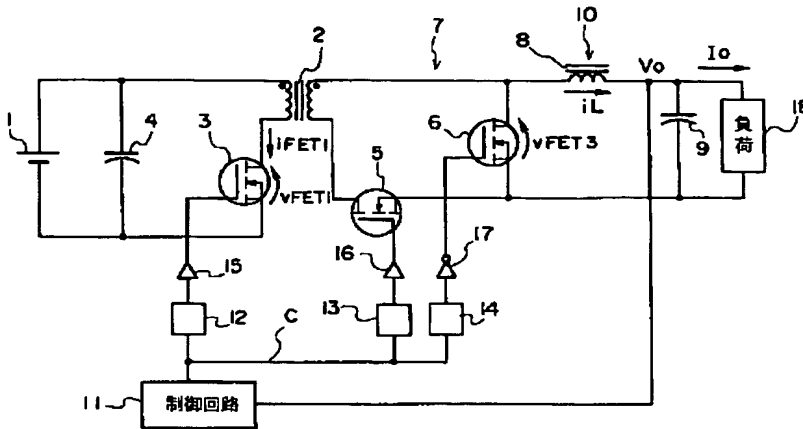
【符号の説明】

- 1 直流入力電源
- 2 トランス
- 3 第1のトランジスタ
- 4 入力コンデンサ
- 5 第2のトランジスタ
- 6 第3のトランジスタ
- 7 出力整流部
- 8 チョークコイル
- 9 平滑コンデンサ
- 10 出力平滑部
- 11 制御回路
- 12～14 タイミング調整器
- 15, 16 バッファ
- 17 インバータ
- 18 負荷
- 21, 22 抵抗

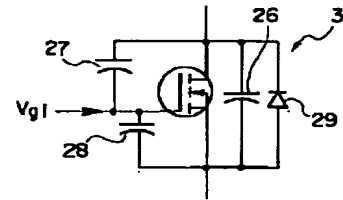
23, 24 ダイオード  
25 コンデンサ

26~28 寄生容量  
29 寄生ダイオード

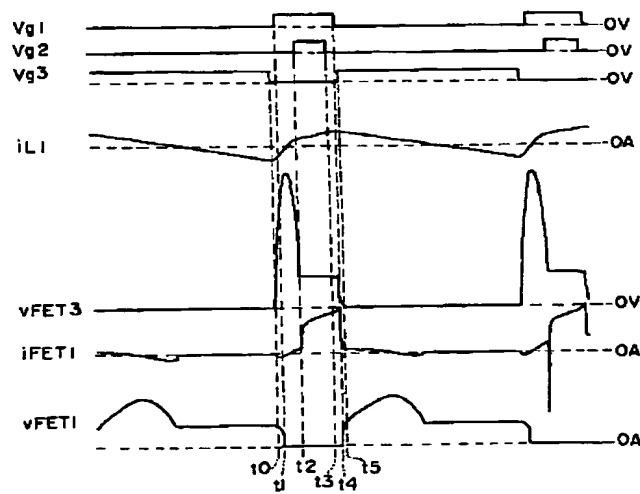
【図1】



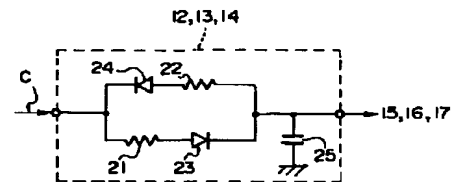
【図6】



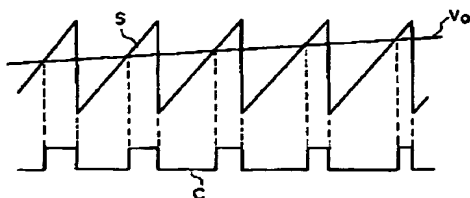
【図2】



【図4】

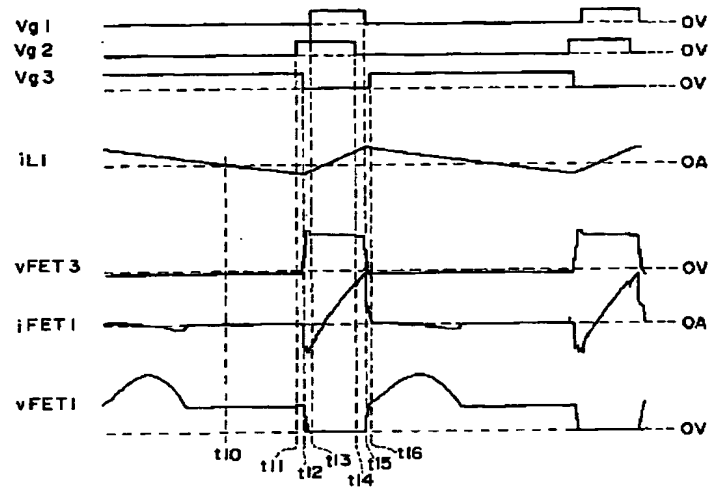


【図5】





【図3】



フロントページの続き

(72)発明者 渡辺 正人

東京都中央区日本橋一丁目13番1号 ティ  
ーディーケイ株式会社内

Fターム(参考) 5H730 AA14 AA15 AA20 BB23 DD04  
DD21 EE13 FD01 FG05 FG23  
FV03